

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-296618
(43)Date of publication of application : 09.10.2002

(51)Int.Cl. G02F 1/1368
G02F 1/1335

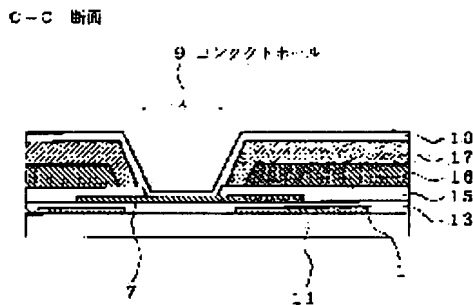
(21)Application number : 2001-096727 (71)Applicant : NEC CORP
(22)Date of filing : 29.03.2001 (72)Inventor : OKAMOTO MAMORU
SAKAMOTO MICHIAKI
HIDEHIRA MASANOBU

(54) LIQUID CRYSTAL DISPLAY DEVICE AND ITS MANUFACTURING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent staying resin residue of a light shielding film in a contact hole in the process of removing the resin of the light shielding film with a liquid developer even if it flows in one direction.

SOLUTION: In a liquid crystal display device including a color filter formed on a substrate on which a thin film transistor is build, a light shielding filter is made on the thin film transistor and a data signal line connected to a source electrode of the thin film transistor. A pixel electrode is shaped into a long and narrow rectangle in order that the developer for developing the light shielding film flows in the direction of the longer axis of the pixel electrode.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-296618

(P2002-296618A)

(43)公開日 平成14年10月9日(2002.10.9)

(51)Int.Cl. ⁷	識別記号	F I	テマコード*(参考)
G 0 2 F 1/1368		G 0 2 F 1/1368	2 H 0 9 1
1/1335	5 0 0	1/1335	5 0 0 2 H 0 9 2

審査請求 未請求 請求項の数7 O L (全 10 頁)

(21)出願番号 特願2001-96727(P2001-96727)

(22)出願日 平成13年3月29日(2001.3.29)

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 岡本 守

東京都港区芝五丁目7番1号 日本電気株式会社内

(72)発明者 坂本 道昭

東京都港区芝五丁目7番1号 日本電気株式会社内

(74)代理人 100086645

弁理士 岩佐 義幸

最終頁に続く

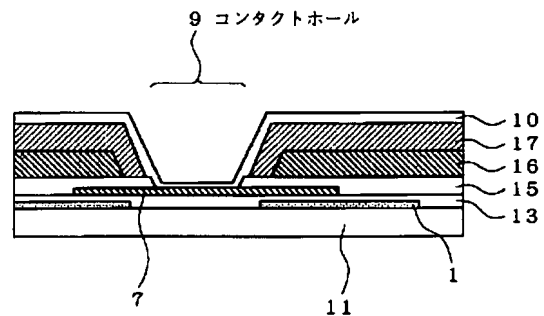
(54)【発明の名称】 液晶表示装置およびその製造方法

(57)【要約】

【課題】 遮光膜樹脂を現像液で取り除く工程において現像液が一方方向に流れる場合でもコンタクトホール内に遮光膜樹脂の残渣が残らないようにする。

【解決手段】 薄膜トランジスタが形成された基板上にカラーフィルタが形成される液晶表示装置において、前記薄膜トランジスタ上および薄膜トランジスタのソース電極に接続されるデータ信号線上に遮光膜を備える。画素電極を細長い矩形上に形成し、遮光膜の現像時の現像液を画素電極の長手方向に流す。

C-C' 断面



【特許請求の範囲】

【請求項1】薄膜トランジスタがアレイ状に形成される液晶表示装置の製造方法において、遮光膜をパターニングする際の現像液の流れを妨げる部分の遮光膜を除去することを特徴とする液晶表示装置の製造方法。

【請求項2】走査線上的前記遮光膜を前記走査線の長さ方向に少なくとも一部前記走査線の幅方向に渡って除去することを特徴とする請求項1に記載の液晶表示装置の製造方法。

【請求項3】前記遮光膜は、画素の走査線上の遮光膜と、前記走査線と隣接する走査線上の遮光膜であることを特徴とする請求項1または2に記載の液晶表示装置の製造方法。

【請求項4】信号線上的前記遮光膜を前記信号線の長さ方向に少なくとも一部前記信号線の幅方向に渡って除去することを特徴とする請求項1に記載の液晶表示装置の製造方法。

【請求項5】画素電極の長手方向に前記遮光膜の現像液を流すことを特徴とする請求項1に記載の液晶表示装置の製造方法。

【請求項6】前記画素電極を細長い矩形状に形成することを特徴とする請求項5に記載の液晶表示装置の製造方法。

【請求項7】薄膜トランジスタがアレイ状に形成される基板上にカラーフィルタが形成され、前記薄膜トランジスタ上に遮光膜を備える液晶表示装置において、走査線とデータ線とで形成される格子状領域のうち、走査線の長さ方向に少なくとも一部走査線の幅方向に渡る部分、またはデータ線の長さ方向に少なくとも一部データ線の幅方向に渡る部分に前記遮光膜が形成されていないことを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶表示装置およびその製造方法に関し、特に、高精細化を図ったCFオンTFT構造の液晶表示装置およびその製造方法に関する。

【0002】

【従来の技術】液晶パネルの高精細化を図るためには、画素の高密度化を達成する必要があるが、従来のカラーフィルタおよび遮光膜を対向基板側に配した構成の液晶パネルでは、対向基板とTFT基板とを組み合わせる組立工程における対向基板とTFT基板の各画素位置を合わせる位置合わせに誤差を生じることから予めマージンを見込んで形成する必要があり、画素開口部の面積（開口率）を最大限に確保することが困難であった。

【0003】これに対し、薄膜トランジスタ（以下、TFTという）などのスイッチング素子の形成されるアクティブマトリクス基板側にカラーフィルタおよび遮光膜

を形成するいわゆるCFオンTFT構造が提案されている。この場合、画素電極を持つTFT基板側にカラーフィルタおよび遮光膜を形成するために画素電極とカラーフィルタとの位置合わせマージンを考慮する必要がなくなり、製造工程が簡略化できると同時に、画素の開口率を向上させることができる。

【0004】図11は、従来のCFオンTFT構造の画素部分の平面図であり、図12は、TFT部およびコンタクトホール部の拡大平面図である。

【0005】図11に示すように、各走査線（ゲート信号線）81と各データ線（ソース信号線）82を直交させ、それぞれの交差部位にTFT83を設け、TFT83のゲート電極84を走査線81に接続し、ソース電極85をデータ線82に接続し、ドレイン電極86をドレイン信号線87に接続している。このドレイン信号線87は、隣接する走査線88と容量を形成する配線であり、また、隣接する走査線88付近でコンタクトホール89を介して画素電極90と接続されている。

【0006】また、図12に示すように、TFT83、各データ線82および各走査線81の上には遮光膜102がマトリクス形状で形成されている。

【0007】次に、従来の液晶表示装置の製造方法について図13を参照して説明する。図13は、図12のD-D'線に沿う断面部分の製造工程図である。

【0008】まず、図13(a)に示すように、例えばガラス基板等の透明絶縁基板91の上にAl、Mo、Cr等の金属からなる材料を100～400nmの厚さにスパッタ法で成膜し、フォトリソ法により走査線（ゲート信号線）81を形成する。次に、走査線81上にゲート絶縁膜93としてシリコン窒化膜等の積層膜を100～200nm程度の膜厚にCVD法等により成膜する。次に、ゲート絶縁膜93上にAl、Mo、Cr等の金属からなる材料を100～400nmの厚さに例えばスパッタ法で成膜し、フォトリソ法によりドレイン信号線87を形成する。さらに、これらを覆ってパッシベーション膜95をシリコン窒化膜により100～200nm程度の膜厚に形成する。

【0009】次に、パッシベーション膜95の上に、例えば、緑色顔料をアクリル系樹脂に分散させたネガ型光硬化性カラーレジストを、スピンコート法で塗布する。膜厚は約1.5μm程度になるようにスピン回転数を調整する。次に、ホットプレートで80℃×2分プリベークを行い、露光した後、TMAH（テトラメチルアンモニウムヒドロキシド）現像液で現像し、対応する部分に緑色のカラーフィルタ96を形成する。その際、後の工程でドレイン信号線87と画素電極90を接続するためのコンタクトホール89を形成する領域には、開口を形成しておく。この開口の大きさは、少なくともコンタクトホール89が含まれる程度の大きさである。次に、クリーンオープンで230℃×60分焼成を行い、

緑色のカラーフィルタ96を硬化させる。

【0010】赤色のカラーフィルタ、青色のカラーフィルタも緑色のカラーフィルタと同様の方法で順次隣接して形成する。

【0011】次に、カラーフィルタ96の形成後、アクリル系樹脂に絶縁カーボン等を分散させた感光性レジスト（遮光膜樹脂）100を、スピンコート法で塗布する。膜厚は約1.5 μ m程度になるようにスピン回転数を調整する。

【0012】次に、図13(b)に示すように、石英基板上に例えばクロム膜等の金属遮光膜をパターンニングしたフォトマスク101を用いて、走査線（ゲート信号線）81の上方にあるカラーフィルタ96上の感光性レジスト100を露光し、感光性レジスト100を硬化させる。

【0013】次に、図13(c)に示すように、マスク101を取り除いた後、現像液のシャワーの下を通すことで、硬化されていない感光性レジスト100を取り除き、遮光膜102を形成する。この時、現像液は上方からシャワーとなって透明絶縁基板91上に降り注ぐので、透明絶縁基板91の動く方向が、図13(c)のY方向とすると、現像液はX方向に流れる。すると、カラーフィルタ96と遮光膜102の重なり部分の段差が土手の役割をし、コンタクトホール89が形成される領域内のパッシベーション膜95上に感光性レジスト100の残渣が残ってしまう。この後、遮光膜102を230℃×60分焼成を行い、硬化させるが、この時、同時にパッシベーション膜95上の残渣も焼成され、硬化される。

【0014】次に、図13(d)に示すように、例えばアクリル系の透明の感光性樹脂を約2.5 μ m程度となるように塗布し、露光・現像によりコンタクトホール89の部分に開口を有するパターン状に形成し、さらに、230℃×60分焼成を行い、硬化させることでオーバーコート層98を形成する。

【0015】次に、図13(e)に示すように、例えばノボラック系感光性レジストを塗布し、パターンニング後ノボラック系感光性レジストをマスクとしてパッシベーション膜95をエッチングしてコンタクトホール89を形成する。このとき、コンタクトホール89内に残渣があるので、コンタクトホール89内のパッシベーション膜95を完全に除去できない。したがって、ドレイン信号線87と画素電極90との接触面積が狭くなる。

【0016】次に、図13(f)に示すように、ノボラック系感光性レジストを剥離した後、オーバーコート層98と、コンタクトホール89から露出したドレイン信号線87上にスパッタ法でITO(Indium Tin Oxide)等の透明導電膜を成膜し、パターンニングして画素電極90を形成する。ドレイン信号線87と画素電極90との接触面積が狭くなっているため、ドレ

イン信号線87と画素電極90とのコンタクト抵抗は大きくなる。

【0017】その後、通常の方法に従って対向基板と重ね合わせ、液晶を注入して液晶表示装置を完成する。

【0018】また、コンタクトホール内に遮光膜樹脂の残渣が残らないようにする方法が、特開2000-231123号公報に記載されている。この公報に記載の方法では、カラーフィルターまたは遮光膜となるブラックマトリクスを形成する際に、コンタクトホールを含む領域に予め開口を設けておき、カラーフィルターを形成してからブラックマトリクスを形成し、その際に、各色カラーフィルターとブラックマトリクスが接する部分で、ブラックマトリクスの端がカラーフィルターの端の上に重なるように形成している。このように、ブラックマトリクスをカラーフィルターと重ね合わせ、ブラックマトリクスの側壁の少なくともパッシベーション膜の近傍をカラーフィルターにより保護することによりブラックマトリクスのパターンはがれを抑制している。

【0019】

【発明が解決しようとする課題】上述のように、樹脂遮光膜をマトリクス状にパターンニングし、そのマトリクスの内側にコンタクトホールを形成する場合、コンタクトホール内に溜まった遮光膜樹脂は、マトリクス状の遮光膜が土手となって、上手く除去できず、現像残りとしてコンタクトホール内に残ったままになる。

【0020】その後、パッシベーション膜の除去を試みても現像で残った遮光膜樹脂の真下のパッシベーション膜は除去できず、ドレイン電極またはドレイン信号線と画素電極とのコンタクト性が悪くなり、それが点欠陥の原因となる。

【0021】このように遮光膜をマトリクス状に形成した場合、遮光膜樹脂の現像残りに起因するコンタクト不良（点欠陥）が発生しやすい。点欠陥個数が1パネル当たり20個以上のパネルの発生率は20%前後である。

【0022】また、特開2000-231123号公報に記載の方法を用いても、液晶表示パネルの製造工程では、遮光膜樹脂を現像液で取り除く工程において、CFオンTFT基板が一方方向に移動し、したがって、現像液が一方方向に流れる場合には、やはり遮光膜が土手となってコンタクトホールに遮光膜樹脂の残渣が残ってしまうという問題がある。

【0023】本発明の目的は、遮光膜樹脂を現像液で取り除く工程において現像液が一方方向に流れる場合でもコンタクトホール内に遮光膜樹脂の残渣が残らない液晶表示装置およびその製造方法を提供することにある。

【0024】

【課題を解決するための手段】本発明は、薄膜トランジスタがアレイ状に形成される液晶表示装置の製造方法において、遮光膜をパターンニングする際の現像液の流れを妨げる部分の遮光膜を除去することを特徴とする。

【0025】また、走査線の前記遮光膜を前記走査線の長さ方向に少なくとも一部前記走査線の幅方向に渡って除去することを特徴とする。

【0026】また、本発明は、薄膜トランジスタがアレイ状に形成される基板上にカラーフィルタが形成され、前記薄膜トランジスタ上に遮光膜を備える液晶表示装置において、走査線とデータ線とで形成される格子状領域のうちで、走査線の長さ方向に少なくとも一部走査線の幅方向に渡る部分、またはデータ線の長さ方向に少なくとも一部データ線の幅方向に渡る部分に前記遮光膜が形成されていないことを特徴とする。

【0027】

【発明の実施の形態】次に、この発明の第1の実施の形態について図面を参照して説明する。

【0028】図1は、本発明に係る液晶表示装置の画素部分の平面図である。

【0029】図1に示すように、各走査線（ゲート信号線）1と各データ線（ソース信号線）2を直交させ、それぞれの交差部位にTFT3が形成される。走査線1は、TFT3のゲート電極4に接続され、走査線1からゲート電極4に入力される走査信号によって画素に対応するTFT3が駆動される。データ線2は、TFT3のソース電極5に接続され、ソース電極5へデータ信号を入力する。TFT3のドレイン電極6にはドレイン信号線7が接続される。このドレイン信号線7は、隣接する走査線8（ゲート信号線）付近でコンタクトホール9を介して画素電極10と接続されており、画素電極10と対向基板上に形成された対向電極との間の液晶層により画素容量を形成する。また、このドレイン信号線7は、隣接する走査線8に沿って形成されており、隣接する走査線8との間で付加容量を形成している。

【0030】液晶表示装置では、表示の高精細化の要求に対応するために、各画素領域を微細化すると、画素領域における画素容量が減少し、オフ抵抗の高いTFTを用いてリーク電流を小さくしても表示電位が低下し、1画面走査している間、電位を保持できなくなる傾向がある。そこで、付加容量を画素容量と並列に接続することにより、表示電位の保持特性を向上させている。

【0031】隣接する走査線8に沿ってドレイン信号線7を形成するのは、表示の開口率を大きくするためである。また、画素電極10は、データ線2の方向に細長い形状となっている。

【0032】図2は、図1におけるTFT部およびコンタクトホール部の拡大平面図であり、図3は、図2のC-C'線に沿う断面図である。

【0033】透明絶縁基板11上には、コンタクトホールが形成される部分を除いて走査線（ゲート信号線）1が形成され、その上を覆ってゲート絶縁膜13が形成されている。さらにその上に走査線1の一部が重なるようにドレイン信号線7形成され、この走査線1とドレイン

信号線7との間で付加容量を形成している。さらにその上にパッシベーション膜15、カラーフィルタ16およびオーバーコート層17が順に積層されている。オーバーコート層17上には、画素電極10が形成されており、画素電極10は、オーバーコート層17、カラーフィルタ16、パッシベーション膜15を貫くコンタクトホール9を介して、ドレイン信号線7と接続されている。

【0034】図4は、図2のA-A'線に沿う断面図である。透明絶縁基板11上には、TFT3が形成されている。すなわち透明絶縁基板11上にゲート電極4が形成され、その上を覆ってゲート絶縁膜13が形成されている。さらにその上にはゲート電極4と重畳するように半導体層12が形成され、その中央部で隔てられたソース電極5、ドレイン電極6が半導体層12に接続されている。さらにこれらを覆うようにパッシベーション膜15が形成され、パッシベーション膜15上には、カラーフィルタ16が形成されている。さらに、TFT3の上方のカラーフィルタ16上には遮光膜14が形成され、その上には、第1のオーバーコート層18が形成されている。さらにその上を覆って第2のオーバーコート層19が形成されている。

【0035】図5は、図2のB-B'線に沿う断面図である。透明絶縁基板11上には、データ線2が形成されており、透明絶縁基板11上の一方の画素領域およびデータ線2上にはカラーフィルタ20が形成され、透明絶縁基板11上の他方の画素領域およびデータ線2上部のカラーフィルタ20上には、カラーフィルタ20とは異なるカラーフィルタ16が形成されている。さらにデータ線2およびその近傍を覆うように遮光膜14が形成され、その上には、第1のオーバーコート層18が形成されている。さらにその上を覆って第2のオーバーコート層19が形成されている。

【0036】図2、図3、図4および図5から明かなように、本発明に係る液晶表示装置では、遮光膜は、データ線上およびTFT部にストライプ状に形成されており、走査線（ゲート信号線）上には遮光膜が形成されていない。

【0037】次に、本発明の液晶表示装置の製造方法について図6を参照して説明する。図6は、図2のC-C'線に沿う断面部分における製造工程を示す図である。

【0038】図6(a)に示すように、例えばガラス基板等の透明絶縁基板11の上にAl、Mo、Cr等の金属からなる材料を100～400nmの厚さにスパッタ法で成膜し、フォトリソ法により走査線（ゲート信号線）1を形成する。次に、走査線1上にゲート絶縁膜13としてシリコン窒化膜等の積層膜を100～200nm程度の膜厚にCVD法等により成膜する。次に、ゲート絶縁膜13上にAl、Mo、Cr等の金属からなる

材料を100～400 nmの厚さに例えばスパッタ法で成膜し、フォトグラフィ法によりドレイン信号線7を形成する。さらに、これらを覆ってパッシベーション膜15をシリコン窒化膜により100～200 nm程度の膜厚に形成する。

【0039】次に、図6(b)に示すように、パッシベーション膜15の上に、例えば、緑色顔料をアクリル系樹脂に分散させたネガ型光硬化性カラーレジストを、スピコート法で塗布する。膜厚は約1.5 μm程度になるようにスピン回転数を調整する。次に、ホットプレートで80℃×2分アブリベークを行い、露光した後、TMAH現像液で現像し、対応する部分に緑色のカラーフィルタ16を形成する。その際、後の工程でドレイン信号線7と画素電極10を接続するためのコンタクトホール9を形成する領域には、開口を形成しておく。この開口の大きさは、少なくともコンタクトホール9が含まれる程度の大きさである。次に、クリーンオープンで230℃×60分焼成を行い、緑色のカラーフィルタ16を硬化させる。

【0040】赤色のカラーフィルタ、青色のカラーフィルタも緑色のカラーフィルタと同様の方法で形成する。各色のカラーフィルタは順次隣接して形成する。

【0041】次に、図6(c)に示すように、カラーフィルタを保護するために、例えばアクリル系の透明の感光性樹脂を約2.5 μm程度となるように塗布し、露光・現像によりコンタクトホール9の部分に開口を有するパターン状に形成し、さらに、230℃×60分焼成を行い、硬化させることでオーバーコート層17を形成する。

【0042】次に、図6(d)に示すように、例えばノボラック系感光性レジストを塗布し、パターンニング後ノボラック系感光性レジストをマスクとしてパッシベーション膜15をエッチングしてコンタクトホール9を形成する。このとき、本発明では、このC-C'断面部分ではカラーフィルタ16上に遮光膜を形成していないので、コンタクトホール9内に遮光膜の残渣が全く無く、コンタクトホール9内のパッシベーション膜15を完全に除去できる。

【0043】次に、ノボラック系感光性レジストを剥離した後、オーバーコート層17上と、コンタクトホール9から露出したドレイン信号線7上にスパッタ法でITO(Indium Tin Oxide)等の透明導電膜を成膜し、パターンニングして画素電極10を形成し、図3に示す断面図が得られる。この時、膜厚は厚いほど良好なカバレッジが得られ、ドレイン信号線との電気的な接続が安定するが、透明導電膜に用いるITO膜の加工性を考慮すると約100 nmの膜厚が適当である。

【0044】その後、通常の方法に従って対向基板と重ね合わせ、液晶を注入して液晶表示装置を完成する。

【0045】上述のように、この実施の形態では、走査

線上に遮光膜を形成していないので、コンタクトホール部分の段差が小さくなる。このため、感光性レジストを現像液で取り除く際に、コンタクトホール内に感光性レジストの残渣が全く残らず、コンタクトホール内のパッシベーション膜を完全に除去することができる。したがって、ドレイン信号線と画素電極とのコンタクト抵抗を小さくすることができる。

【0046】図7は、本発明に係る液晶表示装置の平面図である。図8は、図7のE-E'線に沿う断面図である。

【0047】図7および図8に示すように、液晶表示装置は、共にガラス等の透明基板からなる矩形状のTFT基板30と対向基板31を有し、両基板30、31間には液晶32(図8参照)が挟み込まれている。

【0048】TFT基板30の上面には、遮光膜33がストライプ状に形成されており、ストライプ状の遮光膜33の間には、画素電極48(図8参照)に対応して、複数の開口部34が開けられている。各開口部34は、例えば、赤色カラーフィルタの開口部34R、緑色カラーフィルタの開口部34G、青色カラーフィルタの開口部34Bとして、順番に繰り返して配置される。

【0049】このTFT基板30と対向基板31は、所定間隔を有し重ね合わせた状態で、額縁に沿って配置されたシール材35により固定されている。TFT基板30の周辺部には、縦方向一側側にH側端子(データ信号端子)36が、横方向一側側にV側端子(走査信号端子)37が、それぞれ対向基板31から露出させて複数個並設されている。

【0050】横方向他方側のシール材35には、両基板30、31間に液晶32を注入するための注入口38が開けられている。この注入口38は、液晶32の注入後、封孔材39により封止される。

【0051】図8に示すように、TFT基板30の上には、ゲート電極40が設けられ、ゲート電極40を覆うようにゲート絶縁膜41が成膜されている。ゲート絶縁膜41の上には、ゲート電極40と重畳するように、半導体層42が設けられ、この半導体層42の中央部上で隔てられたソース電極43、ドレイン電極44が、半導体層42に接続されている。

【0052】これら半導体層42、ソース電極43およびドレイン電極44を覆って、パッシベーション膜45が成膜され、一般にチャネルエッチ型と呼ばれるTFTが形成される。

【0053】パッシベーション膜45の上には、TFTに対応して遮光膜33が形成され、またV側端子37近傍に額縁遮光膜33aが形成されると共に、画素表示領域に対応した部分に、赤色のカラーフィルタ46R、青色のカラーフィルタ46B、および緑色のカラーフィルタ(図示せず)が形成されている。

【0054】これら各カラーフィルタ46とパッシベ-

ション膜45を覆って、オーバーコート膜47が成膜され、オーバーコート膜47の上に、ITO膜からなる透明な複数の画素電極48が、マトリクス状に配置される。

【0055】このTFTをスイッチング素子として用いる場合は、ドレイン電極44が画素電極48との接続用引き出し電極として機能し、ドレイン信号線(図示せず)を介し、また隣接する走査線近傍に、オーバーコート膜47とパッシベーション膜45を貫通して設けられたコンタクトホール(図示せず)を介して、ドレイン電極44と画素電極48が接続される。

【0056】画素電極48が形成されたTFT基板30の表面には、画素電極48を覆って配向膜49が成膜され、このTFT基板30に面内スペーサ50を介在させ、液晶32を挟み込んで対向配置された対向基板31の対向面にも、配向膜51が成膜されている。

【0057】対向基板31の配向膜51は、対向基板31に形成された透明共通電極52を覆って形成されており、この透明共通電極52と画素電極48との間の液晶32により、画素容量が形成される。

【0058】また、TFT基板30の下面と対向基板31の上面、即ち、互いの対向面ではない側の面には、それぞれTFT側偏光板53と対向側偏光板54が設けられている。

【0059】この実施の形態では、走査線上の遮光膜を除去したが、遮光膜のエッチング液をデータ線と交差する方向に流す場合は、データ線上の遮光膜をデータ線長さ方向に少なくとも一部データ線の幅方向に渡って除去してもよいことは言うまでもない。

【0060】次に、この発明の第2の実施の形態について図面を参照して説明する。

【0061】図9は、ガラス基板上に形成された加工途中の液晶表示パネルと、液晶表示パネルの一部を拡大した図である。例えば、6.3型サイズの液晶表示パネルを370mm×470mmサイズのガラス基板で有効に配置する場合は、ガラス基板71には、ガラス基板71の長手方向に4個と、ガラス基板71の長手方向に対して直交する方向に2個の、合計8個の液晶表示パネル72が形成される。また、液晶表示パネル72の一部拡大図から分かるように、この第2の実施の形態では、画素電極を細長い矩形上に形成し、画素電極の長手方向とガラス基板の長手方向とが一致するように形成されている。

【0062】図10は、遮光膜の形成工程における、露光後に絶縁カーボン等を分散させた感光性レジストを現像液で取り除く工程と、液晶パネルのコンタクトホール部分の拡大状態を示す図である。

【0063】カラーフィルタの形成後に、TFT基板上にアクリル系樹脂に絶縁カーボン等を分散させた感光性レジストを塗布し、露光後に、硬化されていない感光性

レジストを取り除く工程がある。

【0064】ガラス基板71上には現像前の液晶パネル72が形成されており、現像液は上方からシャワーとなってガラス基板71上に降り注ぎ、また、ガラス基板71は、ガラス基板の長手方向である図10のY方向に移動する。

【0065】図9で説明したように、画素電極を細長い矩形上に形成し、画素電極の長手方向とガラス基板71の長手方向とが一致するように形成されていると、現像液が画素電極の長手方向に流れ、現像液が流れ易くなり、図10の拡大図に示すように、コンタクトホール内には、感光性レジストの残渣が残らない。

【0066】遮光膜の現像残りに起因するコンタクト不良(点欠陥)は激減し、1パネル当たりの点欠陥個数は、0〜5個程度にまで低減する。

【0067】なお、図10の拡大図では、カラーフィルタ73上に遮光膜を形成しない場合について示しているが、本発明は、カラーフィルタ73上に遮光膜を形成した場合についても適用できるものである。カラーフィルタ73上に遮光膜を形成した場合には、残渣を完全には取り除くことはできないが、極めて良好に取り除くことができる。

【0068】また、第1の実施の形態および第2の実施の形態においては、ゲートストレージ構造の場合について示しているが、本発明は、もちろんコモンストレージ構造の場合についても適用できることは言うまでもない。

【0069】

【発明の効果】以上説明したように、この発明は、走査線上に遮光膜を形成していないので、遮光膜樹脂を現像液で取り除く際に、コンタクトホール部分の段差が小さくなり、このため、コンタクトホール内に遮光膜樹脂の残渣が全く残らず、コンタクトホール内のパッシベーション膜を完全に除去することができる。

【0070】また、この発明は、画素電極を細長い矩形上に形成し、現像液を画素電極の長手方向に流すことにより、現像液が流れ易くなり、コンタクトホール内に遮光膜樹脂の残渣が残らないようにでき、点欠陥不良を低減できる。

【図面の簡単な説明】

【図1】本発明に係る液晶表示装置の画素部分の平面図である。

【図2】図1のTFT部およびコンタクトホール部の拡大平面図である。

【図3】図2のC-C'線に沿う断面図である。

【図4】図2のA-A'線に沿う断面図である。

【図5】図2のB-B'線に沿う断面図である。

【図6】図2のC-C'線に沿う断面部分における製造工程図である。

【図7】本発明に係る液晶表示装置の平面図である。

【図8】図7のE-E'線に沿う断面図である。

【図9】ガラス基板上に形成された加工途中の液晶表示パネルと、液晶表示パネルの一部を拡大した図である。

【図10】感光性レジストを現像液で取り除く工程と、液晶パネルのコンタクトホール部分の拡大状態を示す図である。

【図11】従来のCFオンTFT構造の画素部分の平面図である。

【図12】TFT部およびコンタクトホール部の拡大平面図である。

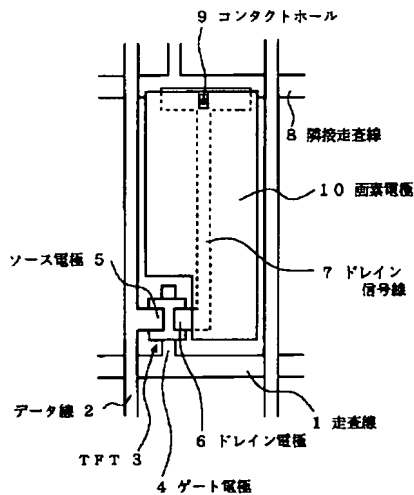
【図13】図12のD-D'線に沿う断面部分の製造工程図である。

【符号の説明】

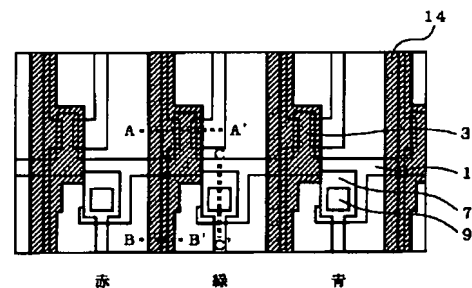
- 1, 8, 81, 88 走査線
- 2, 82 データ線
- 3, 83 TFT
- 4, 40, 84 ゲート電極
- 5, 43, 85 ソース電極
- 6, 44, 86 ドレイン電極
- 7, 87 ドレイン信号線
- 9, 89 コンタクトホール
- 10, 48, 90 画素電極
- 11, 91 透明絶縁基板
- 12, 42 半導体層

- 13, 41, 93 ゲート絶縁膜
- 14, 33, 102 遮光膜
- 15, 45, 95 パッシベーション膜
- 16, 20, 46, 73, 96 カラーフィルタ
- 17, 18, 19, 47, 98 オーバーコート層
- 30 TFT基板
- 31 対向基板
- 32 液晶
- 34 開口部
- 35 シール材
- 36 H側端子
- 37 V側端子
- 38 注入口
- 39 封孔材
- 49, 51 配向膜
- 50 面内スペーサ
- 52 透明共通電極
- 53 TFT側偏光板
- 54 対向側偏光板
- 100 感光性レジスト
- 101 マスク
- 71 ガラス基板
- 72 液晶パネル

【図1】

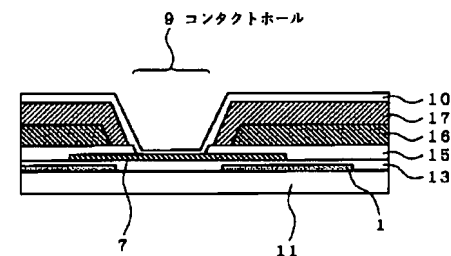


【図2】

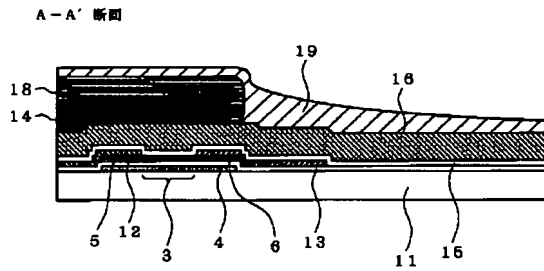


【図3】

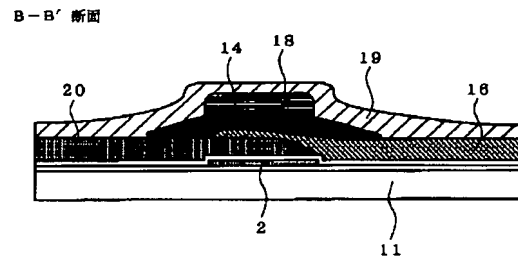
C-C' 断面



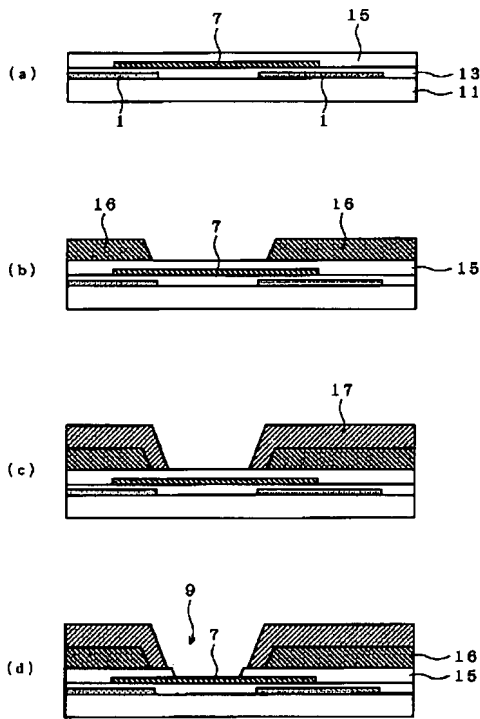
【図4】



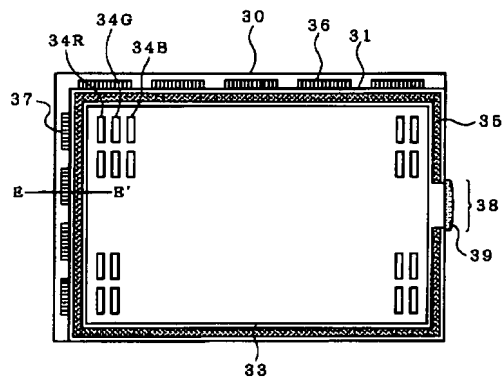
【図5】



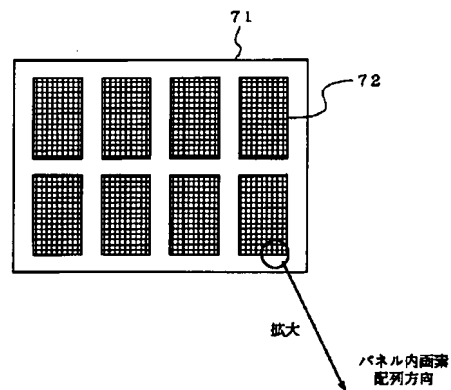
【図6】



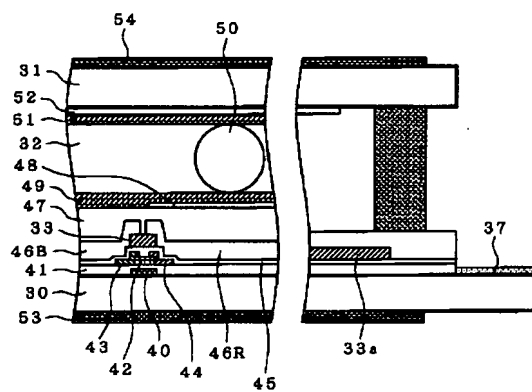
【図7】



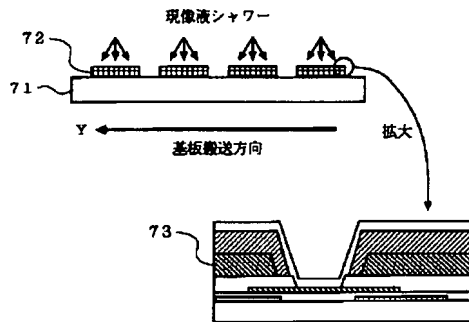
【図9】



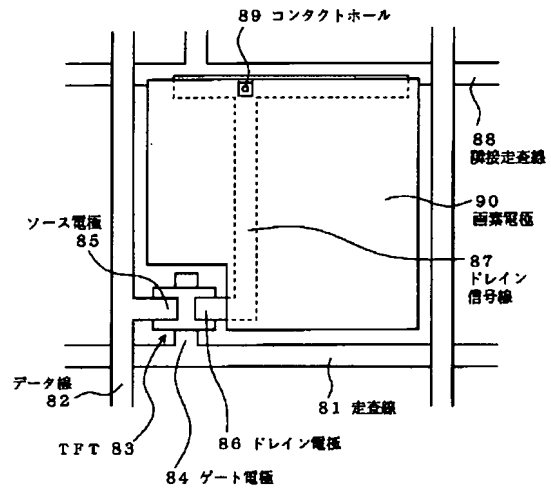
【図8】



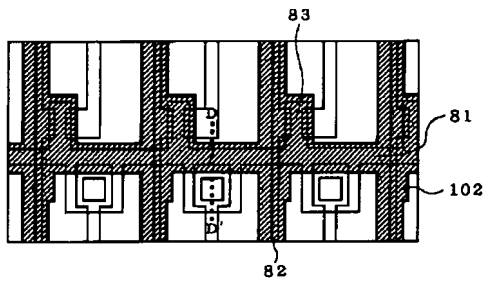
【図10】



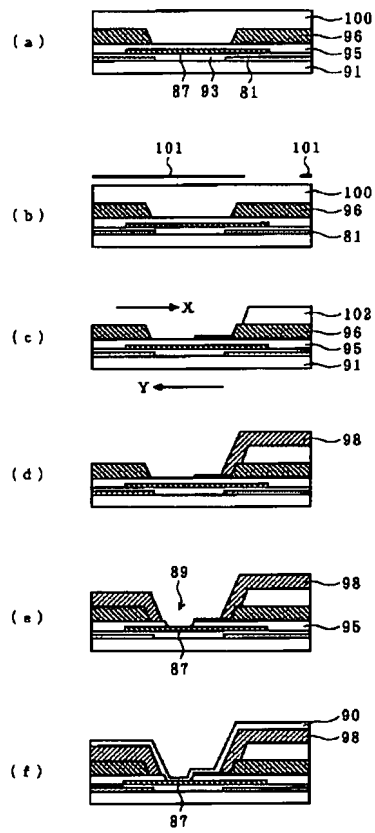
【図11】



【図12】



【図13】



フロントページの続き

(72)発明者 秀平 昌信

東京都港区芝五丁目7番1号 日本電気株
式会社内

Fターム(参考) 2H091 FA34Y FC10 FD04 GA13

LA12 LA30

2H092 JA46 JB51 JB54 MA12 NA15

NA29 NA30